

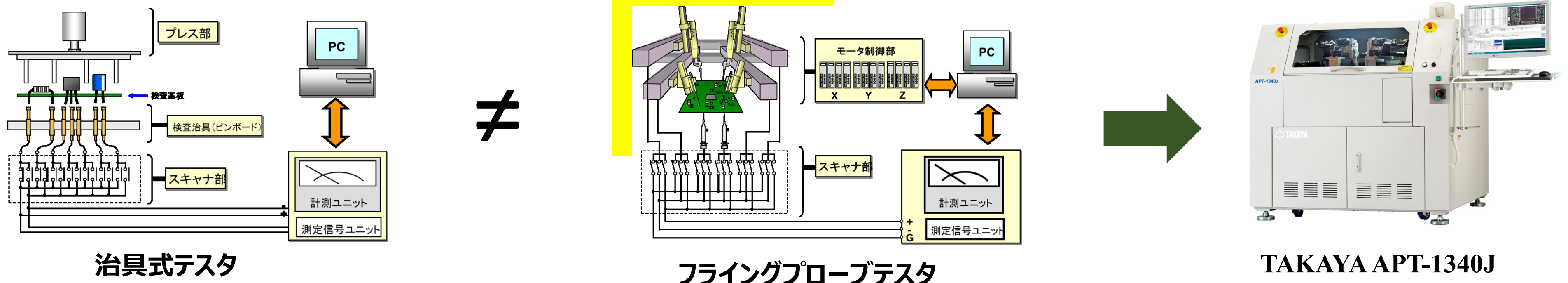
愛媛大学大学院理工学研究科  
王 森レイ、亀山 修一、高橋 寛

タカヤ株式会社  
柳田 幸輝

お問い合わせ：  
wang@cs.ehime-u.ac.jp 王

## 研究の背景

- ◆ **フライングプローブテスター**：複数のプローブ（探針）がプリント基板PCB上を移動（つまり“フライング”）することで、PCBの実装不良を電氣的に検出する検査装置
- ◆ **フライングプローブテスターの競争優位性**：PCBの設計が変更されても**テストフィクスチャー治具を再製作する必要がなく**、新しいテストプログラムを**迅速**に開発して**テスト**を実行することが可能
- ◆ **タカヤ株式会社**は、業界トップクラスのシェアを誇り、最先端のフライングプローブテスターの研究開発を行っている



## 課題と目的

- ◆ **課題**：複数のプローブが移動しながら電子部品を順番に検査を行うため、基板ごとの検査時間の短縮が必要
- ◆ **課題**：**基板検査時間の最短化のため**部品を順番に検査する**プローブの移動経路最適化**が必要
- ◆ **従来法**（タカヤ・愛媛大共同研究）：
  - ◆ 巡回セールスマン問題（TSP）として定式化し、数理論最適化手法を用いて最適解を解く
  - ◆ 大規模基板に対して、分割統治法による局所的最適経路を求める
- ◆ **問題**：
  - ◆ 基板の検査点数の増加に伴い、**膨大な計算時間**
  - ◆ **汎用性の欠如**（基板データの変更に応じて**アルゴリズムの再検討**）
  - ◆ **局所的最適解**に落ちる可能性

## 目的

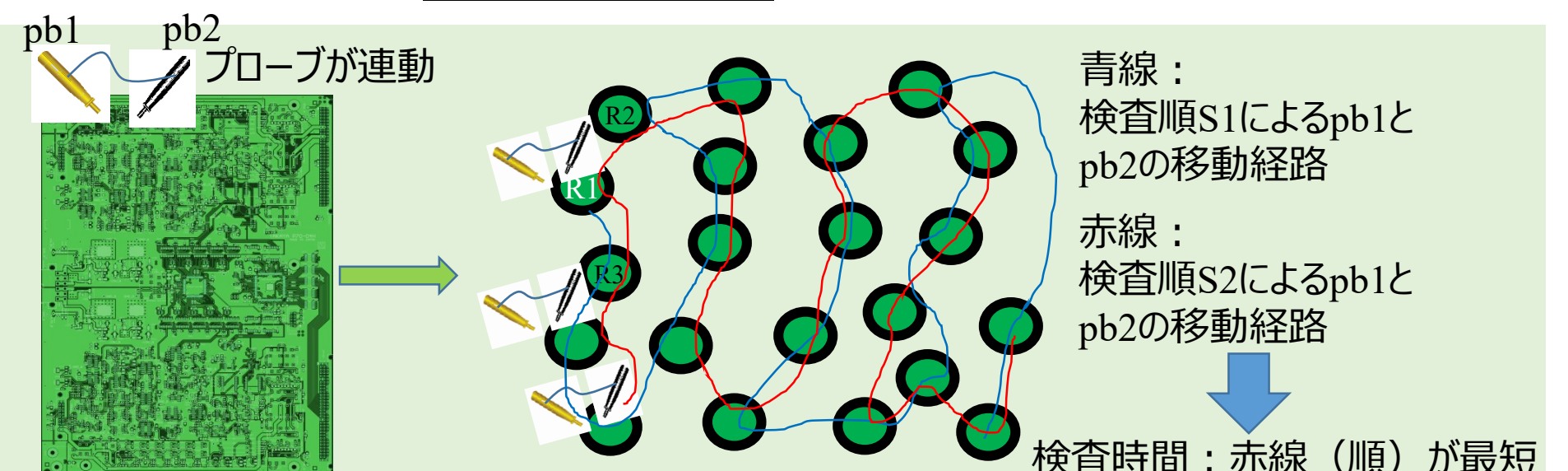
フライングプローブテスタの基板検査時間の最短化を目指し、「グラフ畳み込みニューラルネットワークと深層強化学習」を用いた基板部品検査順の最適化手法を提案する

## 提案手法

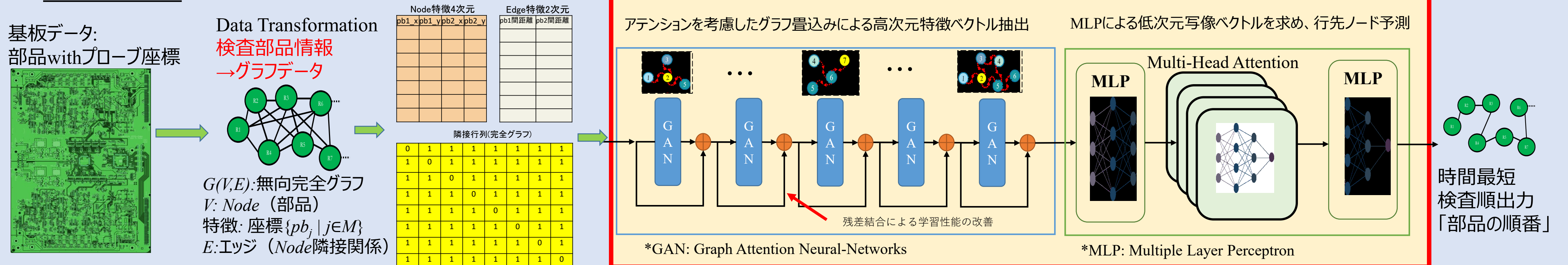
### ◆ GCN-ROUTER: グラフ畳み込みニューラルネットワークと深層強化学習を用いた部品検査順の最適化ソルバー

#### 問題設定：

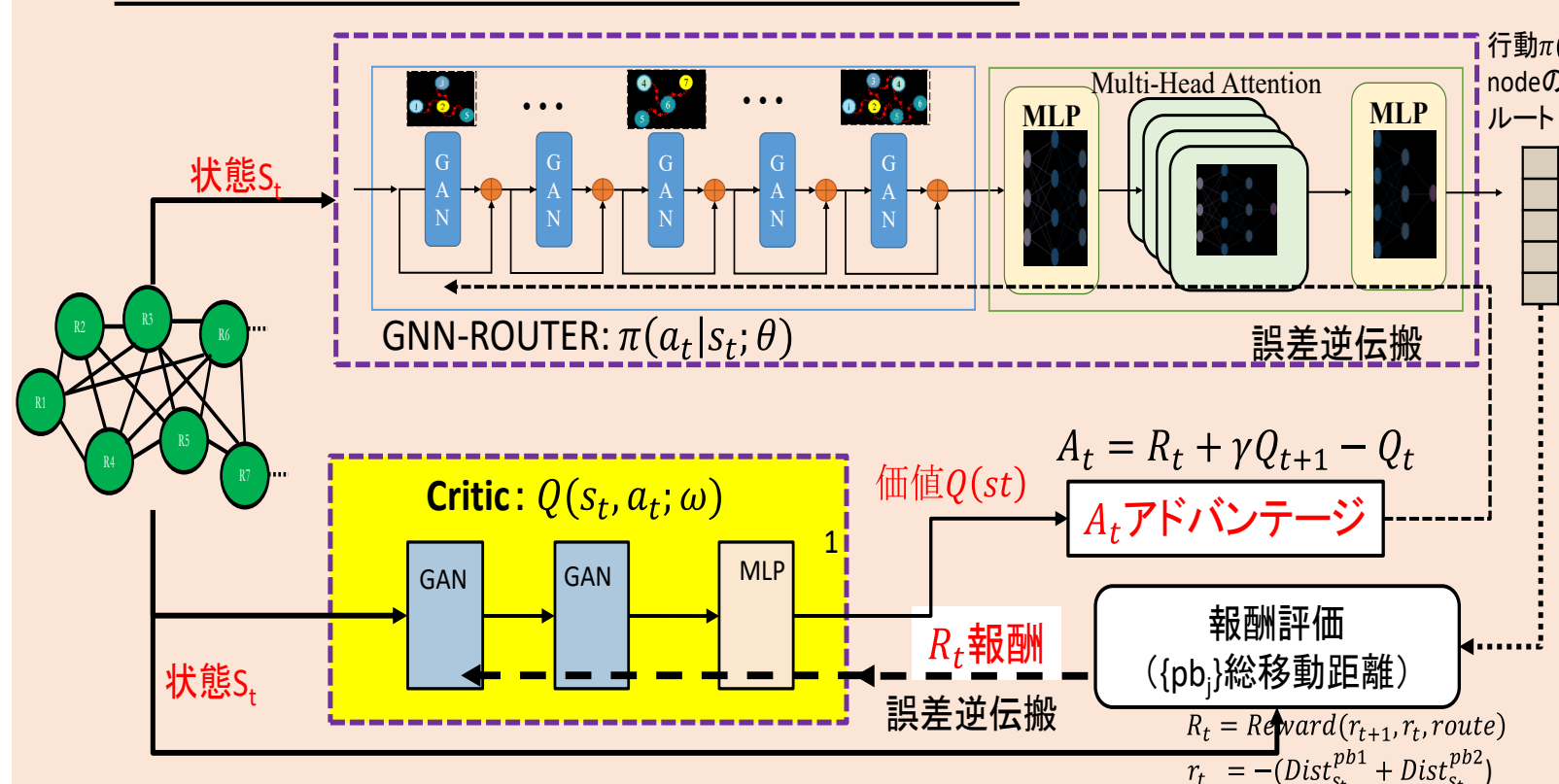
- 基板上の部品集合  $\{C_i | i \in N\}$  を  $M$  本のプローブ  $\{pb_j | j \in M\}$  で検査する
- 制約1： $\{pb_j\}$ は連動して移動する。
  - 制約2： $\{pb_j\}$ のアタッチピン（検査点の座標）は部品ごとに固定されている。
  - 制約3： $\{pb_j\}$ はX方向とY方向に同時に移動することができる。
  - 制約4： $\{pb_j\}$ のX方向への移動速度  $V(j,x)$  はY方向  $V(j,y)$  よりも遅く、 $V(j,x) < V(j,y)$  とする。
- 目標**：N個の部品を検査するまでの  $\{pb_j\}$  の移動時間が最短となる検査順序  $S$  を求める。



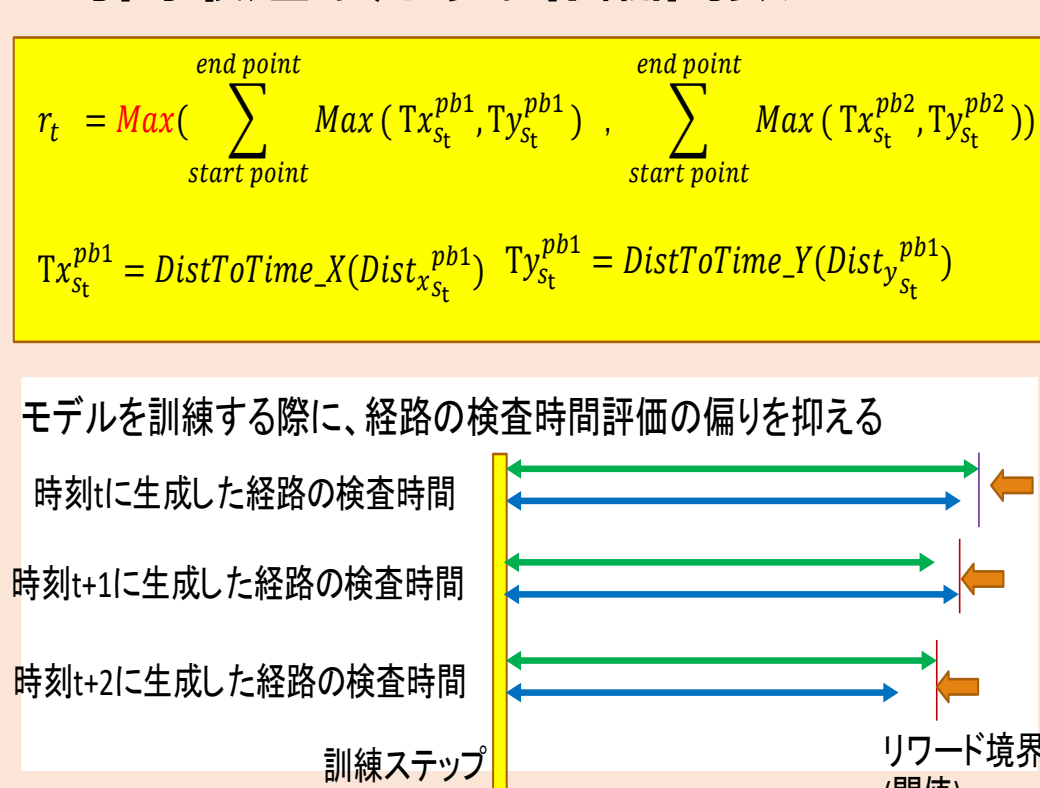
#### 提案モデル



#### 強化学習によるモデル訓練



#### 時間最短のための報酬関数



#### 評価結果

テスト基板（部品数=1890）の検査時間(単位:ms)

Method	移動時間 (ms)		
	pb1	pb2	検査時間
TAKAYA内製ツール	70581.7	67198.3	70581.7
GCN-ROUTER	90368.8	80100.7	90368.8